

CHIP CARD HAVING CONTACT TYPE AND NONCONTACT TYPE OPERATIONS AT THE SAME TIME

Patent number: JP2005085269 (A)

Publication date: 2005-03-31

Inventor(s): CHO ZANG-HEE +

Applicant(s): SAMSUNG ELECTRONICS CO LTD +

Classification:


- international: **B42D15/10; G06K19/07; B42D15/10; G06K19/07; (IPC1-7): B42D15/10; G06K19/07**


- european: **G06K19/07**


Application number: JP20040254791 20040901


Priority number(s): KR20030062251 20030905; US20040852610 20040524


Also published as:

 **FR2859560 (A1)**

 **US2007243901 (A1)**

 **US7520441 (B2)**

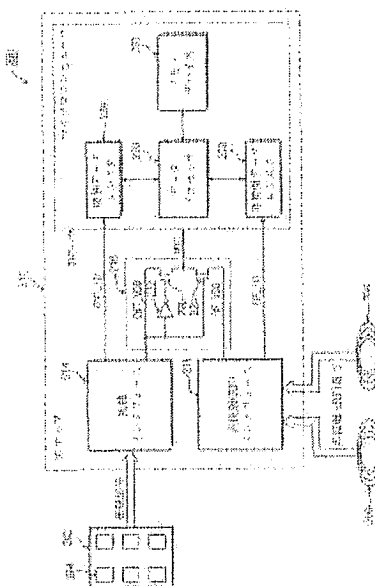
 **US2009203404 (A1)**

 **DE102004043408 (A1)**

[more >>](#)

Abstract of JP 2005085269 (A)

PROBLEM TO BE SOLVED: To provide a chip card having contact type and noncontact type operations at the same time. ; **SOLUTION:** This chip card receiving and processing any combination of contact data and noncontact data is useful since it provides composite functionality to the chip card. A microcomputer of the chip card is constituted to receive and process the contact data received from the contact interface and the noncontact data received from the noncontact interface at the same time. The chip card comprises a supply voltage selector selecting the contact bias to provide voltage to a microcomputer whenever the contact bias voltage becomes available, since contact bias voltage is more stable than noncontact bias voltage. ; **COPYRIGHT:** (C)2005,JPO&NCIPI



Data supplied from the **espacenet** database — Worldwide

(19) 日本国特許庁(JP)

(12) **公開特許公報(A)**

(11) 特許出願公開番号

特開2005-85269

(P2005-85269A)

(43) 公開日 平成17年3月31日(2005.3.31)

(51) Int.Cl.⁷

F 1

テーマコード (参考)

G06K 19/07

G O 6 K 19/00

H

2C005

B 4 2 D 15/10

B 4 2 D 15/10

521

5 B 0 3 5

G O 6 K 19/00

J

審査請求 未請求 請求項の数 41 O L (全 18 頁)

(21) 出願番号 特願2004-254791 (P2004-254791)

(22) 出願日 平成16年9月1日 (2004.9.1)

(31) 優先權主張番号 2003-062251

(32) 優先日 平成15年9月5日 (2003.9.5)

(33) 優先權主張国 韓国 (KR)

(31) 優先權主張番号 10/852610

(32) 優先日 平成16年5月24日 (2004. 5. 24)

(33) 優先權主張国 米国 (US)

(71) 出願人 390019839

三星電子株式会社

大韓民國京畿道水原市靈通區梅灘洞 4 1 6

(74) 代理人	100086368
----------	-----------

弁理士 萩原 誠

(72) 發明者 趙 章 憲

大韓民国京畿道水原市靈通区梅灘2洞 ク

クドンアパート101棟804号

Fターム(参考) 2C005 MB08 NA02 NA08 NA09 NB01

QA15

5B035 BB09 CA12 CA22 CA25

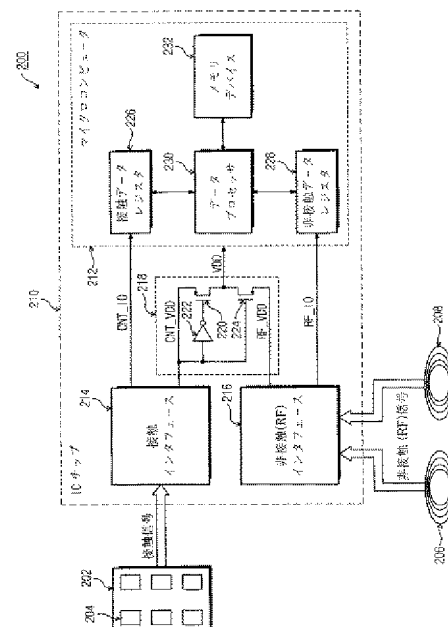
(54) 【発明の名称】 同時に接触方式及び非接触方式動作を有するチップカード

(57) 【要約】

【課題】同時に接触方式及び非接触方式動作を有するチップカードを提供する。

【解決手段】接触データと非接触データのいかなる組み合わせでも受けて処理するチップカードはチップカードに複合機能性を付与し、有用である。チップカードのマイクロコンピュータは接触インターフェースから受けた接触データと非接触インターフェースから受けた非接触データを同時に受けて処理するように構成される。さらに、チップカードは接触バイアス電圧が非接触バイアス電圧よりさらに安定であるので、接触バイアス電圧が利用可能になるたびにマイクロコンピュータに電圧を供給するために接触バイアスを選択する電源電圧選択器を含む。

【選択図】図7



【特許請求の範囲】**【請求項1】**

マイクロコンピュータと、
接触バンクと前記マイクロコンピュータとの間のデータ伝送のための接触インターフェースと、
少なくとも一つのアンテナと前記マイクロコンピュータとの間のデータ伝送のための非接触インターフェースとを含み、
前記マイクロコンピュータは前記接触インターフェースからの接触データと前記非接触インターフェースからの非接触データを同時に受けるように構成されることを特徴とするチップカード。

【請求項2】

前記マイクロコンピュータは前記受けられた接触データと非接触データとを処理するように構成されることを特徴とする請求項1に記載のチップカード。

【請求項3】

接触バイアス電圧が利用できるたびにマイクロコンピュータに提供されるように、接触インターフェースから接触バイアス電圧を選択するための電源電圧選択器をさらに含むことを特徴とする請求項1に記載のチップカード。

【請求項4】

前記電源電圧選択器は非接触バイアス電圧が利用可能であり、接触バイアス電圧は利用できない時、マイクロコンピュータに提供されるように非接触インターフェースから非接触バイアス電圧を選択することを特徴とする請求項3に記載のチップカード。

【請求項5】

前記電源電圧選択器は、
接触バイアス電圧が利用できるたびに、マイクロコンピュータと接触バイアス電圧が連結されるようにターンオンする第1スイッチと、
非接触バイアス電圧が利用でき、接触バイアス電圧が利用可能ではない時、マイクロコンピュータと非接触バイアス電圧が連結されるように、ターンオンする第2スイッチとを含むことを特徴とする請求項4に記載のチップカード。

【請求項6】

前記第1及び第2スイッチの各々は電界効果トランジスタからなることを特徴とする請求項5に記載のチップカード。

【請求項7】

マイクロコンピュータと、
接触バンクと前記マイクロコンピュータとの間のデータ伝送のための接触インターフェースと、
少なくとも一つのアンテナと前記マイクロコンピュータとの間のデータ伝送のための非接触インターフェースとを含み、
ここで、前記マイクロコンピュータは接触インターフェースと非接触インターフェースから送られた接触データ及び非接触データのどのような組み合わせでも受けるように構成されることを特徴とするチップカード。

【請求項8】

前記マイクロコンピュータは接触データと非接触データのどのような組み合わせが受けられても処理するように構成されることを特徴とする請求項7に記載のチップカード。

【請求項9】

前記マイクロコンピュータは接触データと非接触データの各々がマイクロコンピュータに送られるか否かを指示するための少なくとも一つの制御信号を送るよう構成されることを特徴とする請求項7に記載のチップカード。

【請求項10】

前記接触データと非接触データは接触インターフェースと非接触インターフェースから

各々のマイクロコンピュータに同時に送られることを特徴とする請求項7に記載のチップカード。

【請求項11】

接触バイアス電圧が利用できるたびに、マイクロコンピュータに提供されるように接触インターフェースから接触バイアス電圧を選択する電源電圧選択器をさらに含むことを特徴とする請求項7に記載のチップカード。

【請求項12】

前記電源電圧選択器は、非接触バイアス電圧が利用でき、接触バイアス電圧は利用できない時、マイクロコンピュータに提供されるように、非接触インターフェースから非接触バイアス電圧を選択することを特徴とする請求項11に記載のチップカード。

【請求項13】

チップカードと第1端末機との間の接触データの伝送のための接触バンクと、
前記チップカードと第2端末機との間の非接触データの伝送のための少なくとも一つのアンテナと、
前記チップカードによって受けられた接触データと非接触データのどのような組み合わせでも処理するための手段とを含むことを特徴とするチップカード。

【請求項14】

前記チップカードによって同時に受けられた前記接触データと前記非接触データとを処理するための手段をさらに含むことを特徴とする請求項13に記載のチップカード。

【請求項15】

接触バイアス電圧が利用できるたびに、前記チップカードに電源を供給するために接触バンクからの接触バイアス電圧を選択するための手段をさらに含むことを特徴とする請求項13に記載のチップカード。

【請求項16】

非接触バイアス電圧が利用でき、接触バイアス電圧が利用できない時、チップカードに電源を供給するために前記アンテナの信号から得られた非接触電圧を選択するための手段をさらに含むことを特徴とする請求項15に記載のチップカード。

【請求項17】

前記チップカードによって受けられた接触データと非接触データの各々の選択的な処理のための手段をさらに含むことを特徴とする請求項13に記載のチップカード。

【請求項18】

マイクロコンピュータと、
少なくとも一つのアンテナの信号から非接触バイアス電圧を得るための非接触インターフェースと、
非接触バイアス電圧よりさらに安定した選択バイアス電圧を生成するための電圧ソースと、
選択バイアス電圧が利用できる時、マイクロコンピュータに提供されるように選択バイアス電圧を選択するための電源電圧選択器とを含むことを特徴とするチップカード。

【請求項19】

前記電圧ソースは接触バンクの信号から接触バイアス電圧として選択バイアス電圧を得るための接触インターフェースであることを特徴とする請求項18に記載のチップカード。

【請求項20】

前記電源電圧選択器は非接触バイアス電圧が利用でき、選択バイアス電圧が利用できない時、非接触バイアス電圧がマイクロコンピュータに提供されるように選択することを特徴とする請求項18に記載のチップカード。

【請求項21】

前記電源電圧選択器は選択バイアス電圧が利用できるたびに、選択バイアス電圧がマイクロコンピュータに提供されるように選択するスイッチングをすることを特徴とする請求項20に記載のチップカード。

【請求項22】

前記電源電圧選択器は前記選択バイアス電圧と前記非接触バイアス電圧の両方が利用できる時、選択バイアス電圧がマイクロコンピュータに提供されるように選択することを特徴とする請求項18に記載のチップカード。

【請求項23】

前記電源電圧選択器は、

選択バイアス電圧が利用できるたびに、マイクロコンピュータと選択バイアス電圧が連結されるようにターンオンする第1スイッチと、

非接触バイアス電圧が利用でき、選択バイアス電圧が利用できない時に、マイクロコンピュータと非接触バイアス電圧が連結されるようにターンオンする第2スイッチとを含むことを特徴とする請求項18に記載のチップカード。

【請求項24】

前記第1及び第2スイッチは各々電界効果トランジスタで構成されることを特徴とする請求項23に記載のチップカード。

【請求項25】

チップカード上にデータ进行处理する方法において、

前記チップカード上の接触バンクとマイクロコンピュータとの間の伝送のための接触データを得る段階と、

前記チップカード上の少なくとも一つのアンテナと前記マイクロコンピュータとの間の伝送のための非接触データを得る段階と、

前記接触データと前記非接触データとをマイクロコンピュータに同時に受ける段階とを含むことを特徴とするデータ処理方法。

【請求項26】

前記受けられた接触データと前記受けられた非接触データとをマイクロコンピュータで処理する段階をさらに含むことを特徴とする請求項25に記載のデータ処理方法。

【請求項27】

前記接触バイアス電圧が利用できるたびに、前記マイクロコンピュータに提供されるように前記接触バンクから接触バイアス電圧を選択する段階をさらに含むことを特徴とする請求項25に記載のデータ処理方法。

【請求項28】

前記非接触バイアス電圧が利用でき、前記接触バイアス電圧が利用できない時、マイクロコンピュータに提供されるように非接触バイアス電圧を前記アンテナから選択する段階をさらに含むことを特徴とする請求項27に記載のデータ処理方法。

【請求項29】

チップカード上のデータ进行处理する方法において、

前記チップカード上の接触バンクとマイクロコンピュータとの間の伝送のための接触データを得る段階と、

前記チップカード上の少なくとも一つのアンテナと前記マイクロコンピュータとの間の伝送のための非接触データを得る段階と、

前記マイクロコンピュータによって処理されるように、得られた接触データと非接触データのどのような組み合わせでもマイクロコンピュータに送る段階とを含むことを特徴とデータ処理方法。

【請求項30】

得られた接触データと非接触データのどのような組み合わせでもマイクロコンピュータによって処理される段階をさらに含むことを特徴とする請求項29に記載のデータ処理方法。

【請求項31】

接触データと非接触データの各々をマイクロコンピュータに送るか否かを指示するための少なくとも一つの制御信号を生成する段階をさらに含むことを特徴とする請求項29に記載のデータ処理方法。

【請求項32】

同時にマイクロコンピュータに接触データと非接触データとを送る段階をさらに含むことを特徴とする請求項29に記載のデータ処理方法。

【請求項33】

接触バイアス電圧が利用できるたびに、マイクロコンピュータに提供されるように接触バンクから接触バイアス電圧を選択する段階をさらに含むことを特徴とする請求項29に記載のデータ処理方法。

【請求項34】

非接触バイアス電圧が利用でき、接触バイアス電圧は利用できない時、マイクロコンピュータに提供されるように前記アンテナから非接触バイアス電圧を選択する段階をさらに含むことを特徴とする請求項33に記載のデータ処理方法。

【請求項35】

チップカード上のデータを処理するための方法において、
前記チップカードの少なくとも一つのアンテナの信号から非接触バイアス電圧を得る段階と、

前記非接触バイアス電圧よりさらに安定した選択バイアス電圧を生成する段階と、

選択バイアス電圧が利用できる時、前記選択バイアス電圧が前記チップカードのマイクロコンピュータに提供されるように選択する段階とを含むことを特徴とするデータ処理方法。

【請求項36】

前記選択バイアス電圧を生成する段階は、チップカードの接触バンク上の信号から前記選択バイアス電圧として接触バイアス電圧を得る段階を含むことを特徴とする請求項35に記載のデータ処理方法。

【請求項37】

前記非接触バイアス電圧が利用でき、前記選択バイアス電圧は利用できない時に、前記非接触バイアス電圧がマイクロコンピュータに提供されるように選択する段階をさらに含むことを特徴とする請求項35に記載のデータ処理方法。

【請求項38】

選択バイアス電圧が利用できるたびに、前記選択バイアス電圧が前記マイクロコンピュータに提供されるように選択するスイッチングをする段階をさらに含むことを特徴とする請求項37に記載のデータ処理方法。

【請求項39】

前記選択バイアス電圧と前記非接触バイアス電圧の両方が利用できる時、選択バイアス電圧が前記マイクロコンピュータに提供されるように選択する段階をさらに含むことを特徴とする請求項35に記載のデータ処理方法。

【請求項40】

選択バイアス電圧が利用できるたびに、マイクロコンピュータと選択バイアス電圧が連結されるように第1スイッチをターンオンする段階と、

前記非接触バイアス電圧が利用でき、前記選択バイアス電圧は利用できない時、前記マイクロコンピュータと非接触バイアス電圧が連結されるように第2スイッチをターンオンする段階とを含むことを特徴とする請求項35に記載のデータ処理方法。

【請求項41】

前記第1及び第2スイッチは各々電界効果トランジスタで構成されることを特徴とする請求項40に記載のデータ処理方法

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は一般的にチップカード(例えば“スマートカード”)に係わるものであって、さらに具体的には、接触インターフェース、非接触インターフェース、および同時に接触方式及び非接触方式動作に適するマイクロコンピュータを有するチップカードに関するものである。

【背景技術】

【0002】

チップカードまたは(一般的に、“スマートカード”とも呼ばれる)IC(集積回路)カードは現在、認証、銀行業務、およびペイメントなどに一般的に多用されている。図1は従来の技術による接触方式のチップカード102を示す。このようなチップカード102においては、接触バンク104とIC(集積回路)チップ106が一般的に、この分野の通常の技術のうちの一つで知られたISO標準によるクレジットカードと類似の型の基板108上に形成される。接触バンク104は接触基盤端末機から供給電圧、クロック信号、またはデータのような各々各自の信号を受けられる多数個の接点110を有する。接触基盤端末機と連結された後、ICチップ106は接触バンク104から受けたこのような信号に応答してデータを処理する。

【0003】

図2は従来の技術による非接触方式のチップカード112を示す。このようなチップカード112においては、少なくとも一つのアンテナコイル(図2の例示された第1アンテナコイル114と第2アンテナコイル116)とICチップ118が一般的にこの分野の通常の技術のうちの一つで知られたISO標準によるクレジットカードと類似の型の基板120上に形成される。アンテナコイル114と116は供給電圧、クロック信号、およびデータのような信号の伝送のための非接触基盤端末機上のアンテナに、通信を通じて誘導的に連結される。ICチップ118は少なくとも一つのアンテナコイル114と116によって受けたこのような信号に応答してデータを処理する。

【0004】

図1に示した接触方式チップカード102の短所は、接触バンク104の接点が不注意に取り扱われ、または端末機との頻繁な接触によって損傷しやすいということである。図2に示した非接触方式チップカード112の短所は、アンテナコイル114と116との誘導結合によりICチップ118に提供される供給電圧が、チップカード120と非接触基盤端末機との間のノイズによって不安定になるという点である。

【0005】

図3は従来技術によるコンビ方式のチップカード122を示す。このようなチップカード122においては、ICチップ130に追加して、接触バンク124と少なくとも一つのアンテナコイル(図3に例示された第1アンテナコイル126と第2アンテナコイル128)がこの分野の通常の技術のうちの一つで知られたISO標準によるクレジットカードと類似の型の基板132上に形成される。

【0006】

図4は従来の技術によるコンビ方式のチップカード130の内部の構成を示す。ICチップ130は信号選択装置134を含み、信号選択装置134は接触バンク124から受けた第1信号と少なくとも一つのアンテナコイル126と128から受けた第2信号が入力される。信号選択装置134は前記信号のうちの一つを選択し、選択された信号はICチップ130のマイクロコンピュータ136によって処理される。一般的に、マイクロコンピュータ136はマイクロコンピュータ136によって処理される間データを貯蔵するためのデータレジスタ138を含む。

【0007】

信号選択装置134は決められた実行優先順位に従って接触バンク124、または少なくともアンテナコイル126と128の一つによって受けた第1、または第2信号のうちの一つを選択する。図5は非接触動作が接触動作より高い優先順位で決められている時のICチップ130の動作段階の流れ図を示す。この場合、ICチップ130がパワーオン(図5の段階140)されると、信号選択装置134はRF電圧供給RF_VDDの利用可能性を点検する(図5の段階142)。このようなRF_VDDは少なくとも一つのアンテナコイル126と128から受けたRF信号から得られる。

【0008】

もしこのようなRF_VDDが利用できれば(図5の段階142)、信号選択装置134

はマイクロコンピュータ136によって処理されるように、アンテナコイル126と128から受けた信号を選択する。したがって、マイクロコンピュータ136に電源を供給するためにRF_VDDが選択され(図5の段階144)、データレジスタ138はリセットされる(図5の段階146)。少なくともアンテナコイル126と128の一つによって受けたRF信号から得られたRFデータRF_IOは引き続きICチップ130のパワーオフ(図5の段階150)の前にマイクロコンピュータ136によって処理される(図5の段階148)。

【0009】

図5をさらに参照すれば、もしRF_VDDが利用できなければ(図5の段階142)、信号選択装置134はマイクロコンピュータ136によって処理されるように接触バンク124を媒介として受けられた信号を選択する。したがって、マイクロコンピュータ136に電圧を供給するために接触バンク124を媒介として受けられた接触電圧CNT_VDDが選択され(図5の段階152)、データレジスタ138はリセットされる(図5の段階154)。それ故、接触バンク124を媒介として受けられた接触データCNT_IOはICチップ130のパワーオフ(図5の段階158)の前にマイクロコンピュータ136によって処理される(図5の段階156)。

【0010】

図5はまたCNT_IOの処理の前、処理中、または処理の後(図5の段階156の周辺)少なくとも一つのアンテナコイル126と128からマイクロコンピュータによって処理されるためのRF信号を受ける時の動作段階を示した(図5の点線でアウトラインされた)。図5で、非接触動作は接触動作より高い優先順位で決められている。したがって、もしマイクロコンピュータ136のインタラプトによって(またはボーリングによって)CNT_IO(図5の段階156の周辺)の処理直前、処理中、または処理直後RF_VDDが利用可能になれば(図5の段階160)、CNT_IOの処理(図5の段階156)は一旦中断され、RF_IOを処理することに代えて段階144、146、148および150が実行される。

【0011】

データレジスタ136は段階146でリセットされるので、CNT_IOのリセット前の処理(図5の段階156)の結果は不利に損失される。もしこのようなインタラプト/ボーリングの間に、RF_VDDが利用可能でなければ(図5の段階160)、マイクロコンピュータ136はCNT_IO(図5の段階156)の処理を続ける。

【0012】

これと異なって、図6は接触動作が非接触動作より高い優先順位で決められている時、ICチップ130の動作段階の流れ図を示す。この場合、ICチップ130がパワーオン(図6の段階162)であれば、信号選択装置134は接触バンク124からCNT_VDDの利用可能性を点検する(図6の段階164)。

【0013】

もしこのようなCNT_VDDが利用可能であれば、(図6の段階164)、信号選択装置134はマイクロコンピュータ136によって処理されるように接触バンク124によって受けた信号を選択する。したがって、CNT_VDDはマイクロコンピュータ136に電源を供給するために選択され(図6の段階166)、データレジスタ138はリセットされる(図6の段階168)。接触バンク124を媒介として受けられた接触データCNT_IOは以後のICチップ130のパワーオフ(図6の段階172)の前にマイクロコンピュータ136によって処理される(図6の段階170)。

【0014】

図6をさらに参照すれば、もしCNT_VDDが利用可能でなければ(図6の段階164)、信号選択装置134はマイクロコンピュータ136によって処理されるように少なくとも一つのアンテナコイル126と128を媒介として受けられた信号を選択する。したがって、RF_VDDはマイクロコンピュータ136に電源を提供するために選択され(図6の段階174)、データレジスタ138はリセットされる(図6の段階176)。ま

た、RF__IOはICチップ130のパワーオフ(図6の段階180)の前にマイクロコンピュータ136によって処理される(図6の段階178)。

【0015】

図6はまたRF__IOの処理の前、処理中、または処理の後(図6の段階178の周辺)接触バンク124がマイクロコンピュータによって処理されるための信号を受ける場合の動作段階を示す。図6で、接触動作は非接触動作より高い優先順位で決められている。したがって、もしマイクロコンピュータのインタラプト(またはポーリング)によって(図6の段階178)RF__IOの処理直前、処理中、または処理直後(図6の段階178の周辺)CNT__VDDが利用できれば(図6の段階182)、RF__IOの処理は一旦中断され、CNT__IOの処理に代えて段階166、168、170および172が実行される。

【0016】

データレジスタ136は段階168でリセットされるので、RF__IOのリセット前の処理(図6の段階178)結果は不利に損失される。もしCNT__VDDが利用できなければ(図6の段階182)、このようなインタラプト/ポーリングの間に、マイクロコンピュータ136がRF__IOの処理を続ける(図6の段階178)。

【0017】

従来の技術による図5、または図6のいずれかによっても、CNT__IO(接触データ)、またはRF__IO(非接触データ)の処理は一旦中断され、このような処理結果は不利に損失される。なお、もしRF__IOとCNT__IOが全部同時にチップカード122に受けられれば、マイクロコンピュータは完全に無視し、接触と非接触動作との間に決められた優先順位に従ってRF__IOとCNT__IOのうちの一つは処理しない。したがって、このように、どのようなデータでもチップカードに有用になるように、チップカードが複合機能で処理されることが要求される。

【特許文献1】米国第6, 168, 083号

【特許文献2】米国第5, 206, 495号

【発明の開示】

【発明が解決しようとする課題】

【0018】

本発明の目的は、接触方式で電源が供給され、かつ非接触方式で通信可能なデュアルインタフェース集積回路カードを提供することである。

【課題を解決するための手段】

【0019】

本発明の一側面によるチップカードはチップカードにより受けた接触データCNT__IOと非接触データRF__IOのいずれも処理する。

【0020】

本発明の一実施の形態において、チップカードはマイクロコンピュータと、接触バンクとマイクロコンピュータとの間のデータ伝送のための接触インタフェースと、少なくとも一つのアンテナとマイクロコンピュータとの間のデータ伝送のための非接触インタフェースとを含む。マイクロコンピュータは同時に接触インタフェースから接触データを、非接触インタフェースから非接触データを受けるのに適する。一実施の形態において、接触データと非接触データは同時に各々の接触インタフェースと非接触インタフェースからマイクロコンピュータに送られる。

【0021】

本発明の他の実施の形態において、マイクロコンピュータは接触データと非接触データがマイクロコンピュータに送られるか否かの指示のための少なくとも一つの制御信号を送るようになっている。

【0022】

本発明のまた他の実施の形態において、チップカードはマイクロコンピュータと、接触バンク上の信号から接触バイアス電圧を得るための接触インタフェースと、少なくとも一つのアンテナ上の信号から非接触バイアス電圧を得るための非接触インタフェースと

を含む。さらに、チップカードは接触バイアス電圧が利用可能であるたびに、マイクロコンピュータに供給される接触バイアスを選択するための電源電圧を含む。接触バイアス電圧は接触バイアス電圧が非接触バイアス電圧よりさらに安定するので選択される。

【0023】

本発明によるこのような実施の形態において、電源電圧選択器は非接触バイアス電圧が利用可能であり、接触バイアス電圧が利用可能ではない時、マイクロコンピュータに提供される非接触バイアス電圧を選択する。この場合、電源電圧選択器は接触バイアス電圧が利用可能になるたびに、マイクロコンピュータに提供される接触バイアス電圧を選択するためにスイッチングする。さらに、電源電圧選択器は接触バイアス電圧と非接触バイアス電圧が全部利用可能である時、マイクロコンピュータに提供される接触バイアス電圧を選択する。

【0024】

本発明の実施の形態において、電源電圧選択器は接触バイアス電圧が利用可能であるたびに、接触バイアス電圧をマイクロコンピュータと連結するためにターンオンされる第1スイッチを含む。また、第2スイッチは非接触バイアス電圧が利用可能であり、接触バイアス電圧は利用可能ではない時、非接触バイアス電圧とマイクロコンピュータとを連結するためにターンオンされる。

【0025】

このような意味で、接触データCNT_I Oと非接触データRF_I Oのうちのいずれも処理するチップカードは複合機能をするチップカードとして有用である。例えば、ペイメントのために非接触データを処理すると同時に接触データは電話をかけるために処理されうる。

【発明の効果】

【0026】

接触方式で電源電圧が供給され、かつ非接触方式を通じてデータを送受信することができる。

【発明を実施するための最良の形態】

【0027】

このように、他の特徴及び本発明の長所は以下の添付の図面に示した発明の詳細な説明を考慮してさらによく理解されるであろう。また、図面は叙述を明白にするために示し、図示したサイズは必須ではない。図1、2、3、4、5、6、7、8、9、10および11に同一の参照番号を有する要素は類似の構造と機能を有する要素を参照する。

【0028】

図7にある本発明の実施の形態を参照すれば、コンビ方式のチップカード200は多数個の接点204を有する接触バンク202と少なくとも一つのアンテナコイル(図7の例にある第1アンテナコイル206と第2アンテナコイル208と)を含む。接触バンク202と第1及び第2アンテナコイル206と208は(図7の接線でアウトラインされた)IC(集積回路)チップ210と連結されている。

【0029】

接触バンク202、アンテナコイル206と208、およびICチップ210はチップカード200のための基板(図7に図示しない)上に形成される。チップカード200のための基板は一般的にクレジットカードと類似の型を有し、基板上の接触バンク202、アンテナコイル206と208、およびICチップ210の物理的配置はこの分野の通常の技術のうちの一つで知られたISO標準によって決められる。

【0030】

ICチップ210は(図7の点線でアウトラインされた)マイクロコンピュータ212と接触バンク202とマイクロコンピュータ212との間に連結された接触インターフェース214を含む。接触インターフェース214は接触バンク202の接点から信号を受け、このような信号から接触データCNT_I Oと接触バイアス電圧CNT_VDDとを得る。このような接触インターフェース214の方式は各々この分野の通常の知識を持つ者

において自明である。

【0031】

ICチップ210はまたアンテナコイル206と208とマイクロコンピュータ212との間に連結された非接触インターフェース216を含む。非接触インターフェース216は少なくとも一つのアンテナコイル206と208からRF(無線周波数)信号を受けて、このような信号から非接触データRF_IOと非接触バイアス電圧RF_VDDを得る。このような非接触インターフェース216の方式は各々この分野の通常の知識を持つ者において自明である。

【0032】

ここではRF(無線周波数)の記号は、非接触信号を表現するために使用されている。しかし、本発明はアンテナコイル206と208によって受信されたいかなる周波数成分を有する非接触信号の型式(無線周波数範囲の例に加えて)に対しても適用可能である。

【0033】

ICチップ210は、接触インターフェース214からCNT_VDDが、非接触インターフェース216からRF_VDDが入力され、その1つを選択して成るバイアス電圧VDDをマイクロコンピュータ212に出力する、電源電圧選択器218(図7の波線で囲まれた部分)をさらに含む。電源電圧選択器218はCNT_VDDに連結されたソースと、インバータ222の出力に連結されたゲートと、第2PMOS電界効果トランジスタ224のドレインと連結されたドレインを有する第1PMOS電界効果トランジスタ220で構成されている。第2PMOS電界効果トランジスタ224はRF_VDDに連結されたソースと、CNT_VDDに連結されたゲートとを有する。PMOS電界効果トランジスタ220と224のドレインはマイクロコンピュータ212とともに連結されている。

【0034】

マイクロコンピュータ212は接触インターフェース214と連結された接触データレジスタ226と非接触インターフェース216と連結された非接触データレジスタ228とを含む。接触データレジスタ226と非接触データレジスタ228はマイクロコンピュータ212のデータプロセッサ230と連結されている。マイクロコンピュータ212はデータプロセッサ230によって実行される命令シーケンスを貯蔵するための、データプロセッサ230と連結されたメモリ装置232をさらに含む。データプロセッサ230は図8の流れ図の段階を実行するためにこのような命令シーケンスを実行する。

【0035】

チップカード200の動作を図8の流れ図を参照して説明する。ICチップ210のパワーオンで(図8の段階302)、電源電圧選択器218は接触バイアス電圧CNT_VDDと非接触バイアス電圧RF_VDDのうちのいずれが利用可能(図8の段階304)であるかによって動作する。もし接触バンク202が接触基盤端末機から信号を受けたら、接触インターフェース214はこのような信号からCNT_VDDを得て、その結果、電源電圧選択器218によってCNT_VDDが高い電圧レベルで利用可能になる。もし少なくとも一つのアンテナコイル206と208が非接触基盤端末機から信号を受けたら、非接触インターフェース216はこのような信号からRF_VDDを得て、その結果、電源電圧選択器218によってRF_VDDが高い電圧レベルで利用可能になる。

【0036】

CNT_VDDが電源電圧選択器218に対して高い電圧レベルとして利用可能で(図8の段階304)ある時を考慮する。この場合、接触バンク202はICチップ210によって処理される信号を受ける一方、アンテナコイル206と208は処理されるどのような信号も受けない。さらにこの場合、第1PMOS電界効果トランジスタ220はマイクロコンピュータに電源を供給するためのバイアス電圧VDDとしてCNT_VDDを選択するためにターンオンする第1スイッチ(この間、第2PMOS電界効果トランジスタ224はターンオフしている)として動作する(図8の段階306)。

【0037】

接触データレジスタ226と非接触データレジスタ228はリセットされる(図8の段階308)。続いて、接触データレジスタ226は接触インターフェース214から得られた接触データCNT_I/Oを受けて貯蔵する(図8の段階310)。データプロセッサ230は以後ICチップ210のパワーオフ(図8の段階312)の前に、このようなCNT_I/Oを処理する(図8の段階310)。

【0038】

図8はまた少なくとも一つのアンテナコイル206と208がCNT_I/Oの処理の前、処理中、または処理の後に処理される信号を受ける動作段階を図示する(図8の点線でアウトラインされた段階310)。CNT_I/Oの処理直前、処理中、または処理直後のマイクロコンピュータ212のインタラプト(またはポーリング)によってRF_VDDは利用可能になるであろう。この場合、非接触インターフェース216から得られた非接触データRF_I/Oは非接触データレジスタ228に受けられて貯蔵される(図8の段階316)。

【0039】

データプロセッサ230は、このようなRF_I/Oを処理し(図8の段階316)、その後、データプロセッサ230はCNT_I/Oの処理を続けるために戻る(図8の段階310)。この場合、以前段階310で受けられたCNT_I/Oは失われることはなく、CNT_I/OとRF_I/Oの両方は、マイクロコンピュータ212によって処理される(図8の段階310、314および316)。もしRF_VDDがインタラプト/ポーリング(図8の段階314)の間利用可能でなければ、データプロセッサ230はICチップ210のパワーオフ(図8の段階312)の前にCNT_I/Oの処理を単純に完了する。(図8の段階310)

【0040】

さらに、RF_VDDが利用可能になっても(図8の段階314)、電源電圧選択器218はマイクロコンピュータ212に電圧を供給するためにCNT_VDDを選択し続ける。CNT_VDDはノイズがさらに低くて、R_VDDよりさらに安定した電圧ソースである。したがって、電源電圧選択器218はRF_VDDが利用可能になっても(図8の段階314)、マイクロコンピュータ212に電源を供給するためにCNT_VDDを選択し続ける。利用可能な非接触データRF_I/OはICチップ210のパワーオフの前に(図8の段階312)、データプロセッサ230によって処理される(図8の段階316)。

【0041】

これとは異なって、RF_VDDが電源電圧選択器218に対して高い電圧レベルで利用可能である時を考慮する。この場合、接触バンク202が処理されるべき、いかなる信号も受けていない間、アンテナコイル206と208の少なくとも一つがICチップ210により処理される信号を受信する。また、この場合に、(第1PMOS電界効果トランジスタ220はターンオフされる間)第2PMOS電界効果トランジスタ224は、マイクロコンピュータ212に電圧を供給するための(図8の段階318)バイアス電圧VDDとしてRF_VDDを選択するためにターンオンする第2スイッチとして動作する。

【0042】

接触データレジスタ226と非接触データレジスタ228はリセットされる(図8の段階320)。続いて、非接触データレジスタ228は非接触インターフェース216から得た非接触データRF_I/Oを貯蔵する(図8の段階322)。そして、データプロセッサ230はICチップ210がパワーオフされる前に(図8の段階324)、このようなRF_I/Oを処理する。(図8の段階322)

【0043】

図8はまたRF_I/Oの処理の前、処理中、処理の後(図8の段階322の周辺)に接触バンク202が処理される信号を受ける場合の動作段階(図8の点線でアウトラインされた)を図示する。RF_I/Oの処理直前、処理中、処理直後(図8の段階322の周辺)にマイクロコンピュータ212のインタラプト(またはポーリング)によってCNT_VDD

は利用可能になる。この場合、電源電圧選択器218はマイクロコンピュータ212に電源を供給するためのCNT_VDDを選択するためにスイッチングする(図8の段階328)。

【0044】

CNT_VDDが高い電圧レベルで利用可能になった時、第1PMOS電界効果トランジスタ220はターンオンされ、第2PMOS電界効果トランジスタ224はターンオフされてCNT_VDDはマイクロコンピュータ212と連結される。CNT_VDDはノイズがさらに低くて、RF_VDDよりさらに安定した電圧ソースである。したがって、電源電圧選択器218はCNT_VDDが利用可能になる時(図8の段階328)マイクロコンピュータ212に電圧を供給するためにCNT_VDDを選択するためにスイッチングする。

【0045】

また、接触インターフェース214で得られた接触データCNT_IOは接触データレジスタ226に貯蔵される(図8の段階330)。その後、データプロセッサ230は、このようなCNT_IOを処理し(図8の段階330)、RF_IOの処理を続けるステップに戻る。(図8の段階322)

【0046】

このように、段階322であらかじめ受けられたRF_IOは失われず、CNT_IOとRF_IOは、マイクロコンピュータ212によって処理される(図8の段階322、326、および300)。さらに、RF_IOの処理の間CNT_VDDが利用可能になれば、(図8の段階326)電源電圧選択器218は直ちにマイクロコンピュータ212に電源を供給するため(図8の段階328)より安定したCNT_VDDを選択するようにスイッチングする。もしCNT_VDDがインタラプト/ポーリングの間(図8の段階326)利用可能でなければ、データプロセッサ230は単純にICチップ210のパワーオフの前に(図8の段階324)RF_IOの処理を完了する(図8の段階322)。

【0047】

最後に、RF_VDDとCNT_VDDの両方が、電源電圧選択器218に対して高い電圧レベルで利用可能である時(図8の段階304)を考慮する。この場合、接触バンク202と少なくともアンテナコイル206と208の一つが、ICチップ210によって処理される信号を同時に受ける。また、この場合、第2PMOS電界効果トランジスタ224がマイクロコンピュータ212に電圧を供給するための(図8の段階322)バイアス電圧としてCNT_VDDを選択するためにターンオフしている間、第1PMOS電界効果トランジスタ220はターンオンしている。

【0048】

接触データレジスタ226と非接触データレジスタ228はリセットされる(図8の段階334)。続いて、非接触データレジスタ228が非接触インターフェース216から得た非接触データRF_IOを貯蔵する間に、接触データレジスタ226は接触インターフェース214から得た接触データCNT_IOを貯蔵する(図8の段階336)。引き続きデータプロセッサ230はICチップ210のパワーオフの前に(図8の段階338)、このようなCNT_IOとRF_IOを処理する。

【0049】

このように、CNT_IOとRF_IOの両方が同時にマイクロコンピュータ212に送られ、それぞれ接触226及び非接触データレジスタ228に貯蔵される。引き続きデータプロセッサ230は、このようなCNT_IOとRF_IOを処理する。さらに、CNT_VDDとRF_VDDが同時に利用可能である時、電源電圧選択器218はマイクロコンピュータ212に電源を供給するために優先的により安定したCNT_VDDを選択する。

【0050】

図8の流れ図によるICチップ210のこのような動作によって、接触214及び非接触インターフェース216によって得られた接触データCNT_IOと非接触データRF

__ I Oのいずれもが、マイクロコンピュータ212によって受信され処理される。

【0051】

これと反対に、従来のコンビ方式チップカードはRF__ I OとCNT__ I Oの処理のうち、決められた優先順位によって、二つとも利用可能である場合でも、RF__ I OとCNT__ I Oのうちのただ一つだけ処理する。したがって、従来のコンビ方式チップカードでは二つとも利用可能である時、RF__ I OまたはCNT__ I Oのどちらかが、損失されるか無視される。

【0052】

また、電源電圧選択器218はCNT__ VDDが利用可能であるたびにマイクロコンピュータ212に電源を供給するためにさらに安定したCNT__ VDDを優先的に選択する。したがって、電源電圧選択器218はCNT__ VDDが利用可能ではなく、RF__ VDDが利用可能である時、マイクロコンピュータ212に電源を供給するためにより安定ではないRF__ VDDを選択する。

【0053】

図9は携帯電話である接触端末機342の例と決済手段である非接触端末機344の例として図7のチップカード200の適用を示す。チップカード200は携帯電話342に設けられ、その結果、チップカード200の接触バンク202は携帯電話342と接触する。

【0054】

この場合、マイクロコンピュータ212は携帯電話342からの呼び出し待ち受けのために携帯電話342からのCNT__ I Oを処理する。ペイメント端末機344は少なくともアンテナコイル206と208の一つとの信号の伝送のために端末機アンテナ346を含む。

【0055】

一人が電話通話のために携帯電話342を使用している間、その人はチップカード200を利用して、決済端末機344で支払を済ませることができる。例えば、決済端末機344は地下鉄で自動決済のために使用されうる。その人が電話通話のために携帯電話342を使用していると同時に、その人が地下鉄に歩いて行って地下鉄を使用するために決済端末機344で自動決済ができる。本発明によるチップカード200は携帯電話342で電話通話をするための接触データCNT__ I Oと決済端末機344で自動決済をするための非接触データRF__ I Oのいずれのデータも同時に処理する機能を有する。

【0056】

上述したことは、一実施例に過ぎず、これによって制限されるものではない。例えば、指定されたRF(無線周波数)は、非接触信号を記述するために使用されている。しかし、本発明は、アンテナコイル206と208によって受信される(無線周波数範囲例に加えて)、どのような周波数要素を有するどのような方式の非接触信号に対しても実施可能である。さらに、ここに図示し説明された構成要素は一例に過ぎない。例えば、データレジスタ226と228はどのような方式のデータ貯蔵装置にも実装することができ、PMOS電界効果トランジスタ220と224に替わるどのような方式のスィッチング要素でも使用されうる。

【0057】

さらに、本発明の一実施例としてここで図示され、記載された構成要素はいかなるハードウェア、ソフトウェア、および単体部品さらに集積回路とも組合せることが可能である。

。

【0058】

さらに、チップカード200は、ここに説明された以外の特徴を有することができる。例えば、図10は、図7のチップカード200とは異なるICチップ352を有する他のチップカード350を示す。図10のマイクロコンピュータ354は図7のチップカード200とは異なるデータプロセッサ356とメモリ装置358を有する。さらに、図10の接触インターフェース360と非接触インターフェース362は図7のチップカード2

00のものとは異なっている。

【0059】

データプロセッサ356が図10のメモリ装置358内に貯蔵された命令のシーケンスを実行する時、データプロセッサ356は接触インターフェース360を活性、または非活性にするための接触制御信号CNT_CONTROLを送る特徴を有する。さらに、データプロセッサ356は非接触インターフェース362を活性、または非活性にするための非接触制御信号RF_CONTROLを送る特徴を有する。

【0060】

CNT_CONTROLが接触インターフェース360は非活性化されたと指示すると、接触インターフェース360は接触バンク202によって受けられたいかなる信号をも無視するように動作する。このような場合に、接触データCNT_IOはマイクロコンピュータ354に送られず、接触バイアス電圧CNT_VDDは電源電圧選択器218に対して生成されない。同じように、RF_CONTROLが非接触インターフェース362は非活性化されたと指示すると、非接触インターフェース362はアンテナコイル206と208によって受けたいかなる信号をも無視するように動作する。このような場合において、非接触データRF_IOはマイクロコンピュータ354に送られず、非接触バイアス電圧RF_VDDは電源電圧選択器218に対して生成されない。

【0061】

非接触インターフェース362が活性化されている間、CNT_CONTROLとRF_CONTROLが接触インターフェース360は非活性化されたと指示すると、チップカードは非接触データRF_IOを処理するだけのために図8の段階302、318、320、322、および324を実行する。これと異なると、接触インターフェース360が活性化されている間、CNT_CONTROLとRF_CONTROLが非接触インターフェース362は非活性化されたと指示すると、チップカードは接触データCNT_IOを処理するだけのために図8の段階302、306、308、310および312を実行する。

【0062】

最後に、CNT_CONTROLとRF_CONTROLが接触インターフェース360と非接触インターフェース362の二つとも活性化されたことを示す時、チップカードはチップカード350で受けた接触データCNT_IOと非接触データRF_IOのいかなる組み合わせをも処理するために図8のすべての段階を実行する。このように、チップカード350は、処理のためにマイクロコンピュータ354に送られる接触データCNT_IOと非接触データRF_IOのいずれかを選択するためのプログラムを行うことができることでさらなる柔軟性を提供する。

【0063】

図11はアンテナコイル206と208で受けた非接触RF信号を操作するためのさらに異なるチップカード370を示す。非接触インターフェース372は、このようなRF信号から非接触バイアス電圧RF_VDDを得るRF_VDD発生器374を含む。非接触インターフェース372はまたこのようなRF信号から非接触データRF_IOを得るRF_IO抽出器376を含む。RF_VDD発生器374とRF_IO抽出器376をそれぞれ用いることは、この分野の通常の知識を持つ者において自明である。

【0064】

RF_IO抽出器376で得られたRF_IOは非接触データレジスタ382とバス384に連結されたデータプロセッサ380を含むマイクロコンピュータ378に送られる。さらに、データプロセッサ380はバス384を媒介としてVDD状態フラグレジスタ386と制御レジスタ388に連結される。非接触データレジスタ382は制御レジスタ388からのRF_CONTROL信号、およびRF_IO抽出器376からのRF_IOを入力として有するANDゲート390の出力と連結される。

【0065】

チップカード370はまたRF_VDD発生器374からのRF_VDDと外部VDD

ソース394によって生成された外部バイアス電圧EX_VDDが入力される電源電圧選択器392を含む。一般的に、本発明はRF_VDDよりさらに安定した選択バイアス電圧EX_VDDを生成するいかなる方式の電圧ソース394とも接続可能である。電源電圧選択器392は(プラス入力端子で)RF_VDDと(マイナス入力端子で)EX_VDDが入力される比較器396とを含む。比較器396の出力はインバータ398の入力と第1PMOS電界効果トランジスタ400のゲートに連結されている。第1PMOS電界効果トランジスタ400はEX_VDDに連結されたソースと第2PMOS電界効果トランジスタ402のドレインに連結されたドレインを有する。第2PMOS電界効果トランジスタ402はインバータ398の出力と連結されたゲートとRF_VDDと連結されたソースを有する。

【0066】

電源電圧選択器392はマイクロコンピュータ378に電圧を供給するためにVDDを使用する内部電圧発生器404にバイアス電圧VDDを出力する。電源電圧選択器392はRF_VDDの利用可能性と関係なく、EX_VDDが利用可能になるたびにVDDとして出力されるように、外部電圧ソース394からEX_VDDを選択するように動作する。このように、電源電圧選択器392はEX_VDDがRF_VDDよりさらに安定した電圧である時に有用となる。

【0067】

EX_VDDは(接触バンクで受けられたCNT_VDDの例に追加して)RF_VDDよりさらに安定した選択バイアス電圧EX_VDDを提供するあらゆる電圧ソース394であり得ることから、図11にある電源電圧選択器392は図7と図10にある電源電圧選択器218から総合的に求められる。図7と図9に類似に、RF_VDDはEX_VDDほど安定ではないけれど、もしEX_VDDが利用可能ではなく、RF_VDDが利用可能であれば、図11の電源電圧選択器392はVDDとして出力されるRF_VDD発生器374からRF_VDDを選択する。

【0068】

図11において、内部電圧発生器404はマイクロコンピュータ378をバイアスするために電源電圧選択器392のVDDを単純に使用することができる。これとは異なって、内部電圧発生器404はVDDからさらに昇圧された電圧レベルをマイクロコンピュータ378に提供することができる。

【0069】

VDD状態フラッグレジスタ386内に貯蔵されたRF_VDD電圧レベルは、RF信号がアンテナコイル206と208によって受けられるか否かをデータプロセッサ380に示す。データプロセッサ380は接触データCNT_IOと非接触データRF_IOの処理の優先順位を決めるためにVDD状態フラッグレジスタ386のこのような表示を使用することができる。

【0070】

また、データプロセッサ380はデータプロセッサ380が非接触データRF_IOを処理するか否かを示すために制御レジスタ388に貯蔵された非接触制御信号RF_CONTROLを送る。もしRF_CONTROLがデータプロセッサ380がRF_IOを処理することを示せば、ANDゲート390はRF_IO抽出器387によって生成されたRF_IOを非接触データレジスタ382に向けて通過させる。その後、データプロセッサ380は非接触データレジスタ382に貯蔵されたRF_IOを処理する。一方、もしRF_CONTROLがデータプロセッサ380がRF_IOを処理しないことを示せば、ANDゲート390は非接触データレジスタ382にRF_IOを送ることを阻止し、データプロセッサ380はRF_IOの処理をしない。

【0071】

図11は少なくともアンテナコイル206と208のうちの一つのアンテナコイルによって受けられたRF信号を操作するための他のチップカード370を示す。少なくとも一つのアンテナコイルによって受けられたRF信号を操作するための機能は図10および図

11と類似である。しかし、図10および図11の構成要素と構成要素の配置は異なる。本発明はまた図7、図10および図11の実施の形態の以外に他の多様な可能な実施の形態によって実行されうる。本発明は上述の請求項及びそれと等価物で特徴づけられたことによってだけ制限される。

【図面の簡単な説明】

【0072】

【図1】従来の技術による接触方式のチップカードのブロック図を示す。

【図2】従来の技術による非接触方式のチップカードのブロック図を示す。

【図3】従来の技術によるコンビ方式のチップカードのブロック図を示す。

【図4】従来の技術による図3のチップカードのICチップの内部の構成要素を示す。

【図5】従来の技術によって非接触動作が接触動作より高い優先順位で決められている時の図4のICチップの動作段階の流れ図である。

【図6】従来の技術によって接触動作が非接触動作より高い優先順位で決められている時の図4のICチップの動作段階の流れ図である。

【図7】本発明における複合機能を有するチップカードで受けた接触データと非接触データのうちのいずれか一つを処理するための複合方式のチップカードを示す。

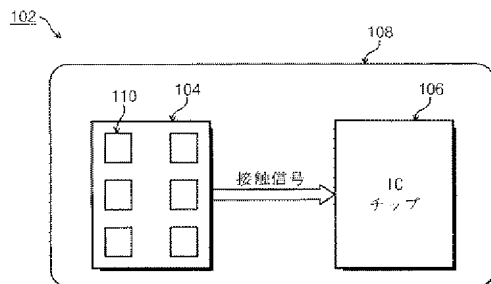
【図8】本発明による図7のチップカードが動作する間の段階の流れ図を示す。

【図9】本発明の一実施の形態による図7のチップカードの接触及び非接触端末機の相互作用例を示す。

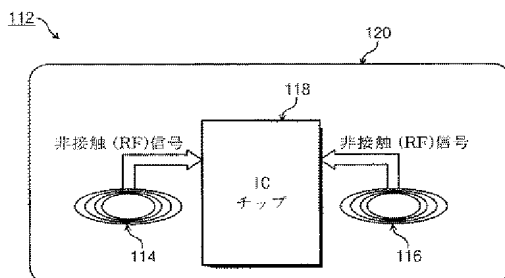
【図10】本発明の図7のチップカードの他の実施の形態であり、チップカードのマイクロコンピュータが接触及び非接触インターフェースのいずれかを活性化することを示す。

【図11】本発明はまた他の実施の形態によるコンビ方式のチップカードの選択的な構成要素のブロック図を示す。

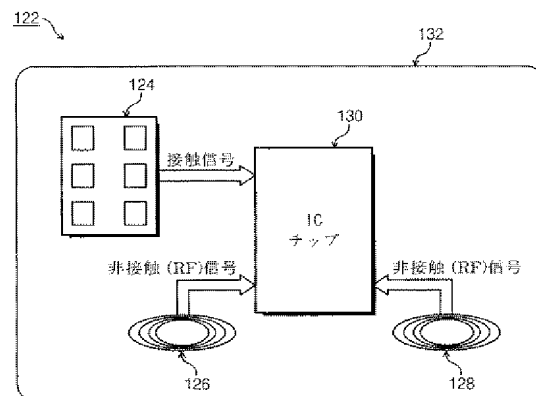
【図1】



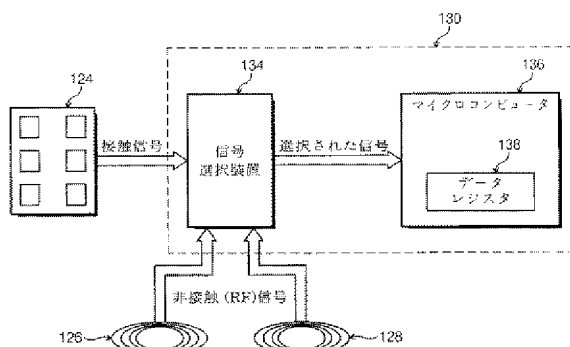
【図2】



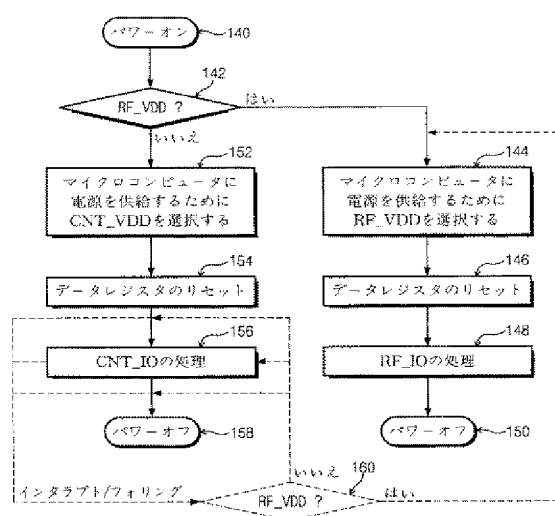
【図3】



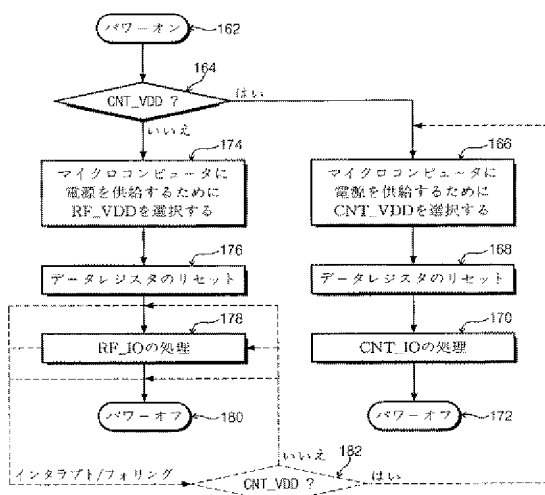
【図4】



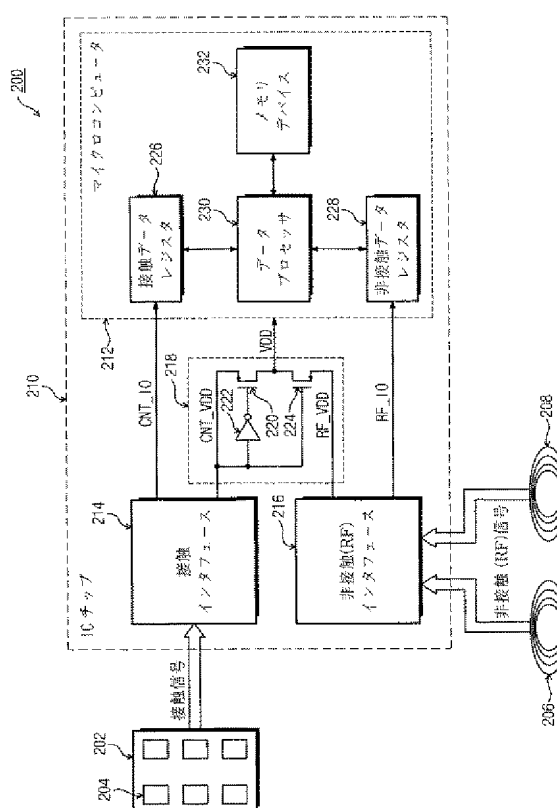
【図5】



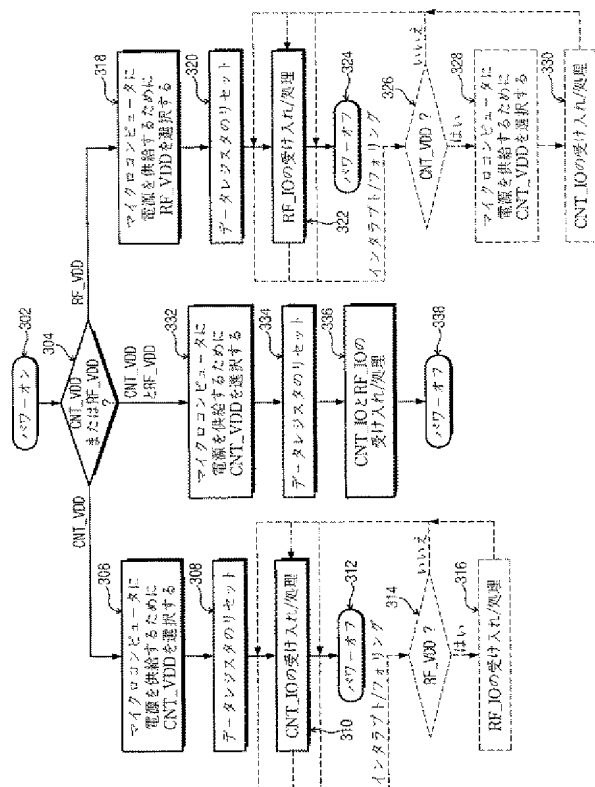
【図6】



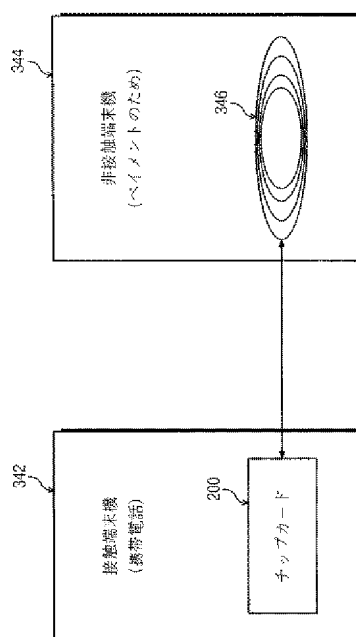
【図7】



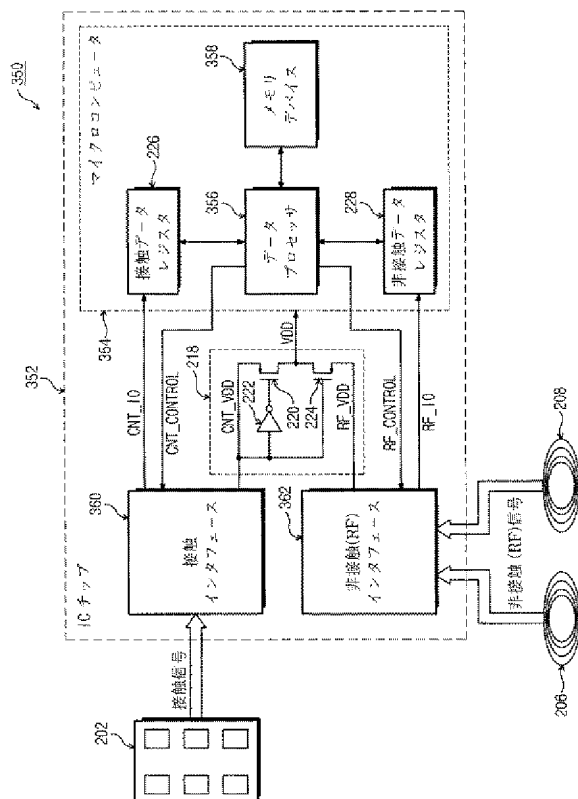
【図8】



【図9】



【図10】



【図11】

